

دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه
چکیده

زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

در خواست روز افرون برای افزایش نرخ داد و ستد داده در شبکه های پیام رسانی (مخابراتی) و رایانه
پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه

ای نیاز به ساخت فرستنده - گیرنده هایی با پهنای باند بسیار بالا را پدید آورده است. بکارگیری حاملی
برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

طراح می تواند با بکارگیری از فناوری های نوین مدار های سریع تر و پیچیده تر را پیاده سازی نماید.

زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه

گیرنده سریال (تکریشه ای) می پردازد. در این پژوهه طراحی یک مدار بازیافت دیتا و کلک و با ساختار

حلقه قفل فاز برای کاربرد های فرکانس بالا انجام شده است. در طراحی این ساختار نرخ بالای داده

مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه

کروه برق آزمایشگاه پژوهه برق داده اند. بر این اساس، یک آشکار ساز خطی برای طراحی در نظر گرفته شده است. بدليل محدودیت

سرعت آشکار ساز خطی فاز و برای داشتن فرکانس کاری بالا نیازمند کاهش فرکانس بخش آشکار ساز

بودیم و در این راستا از ساختاری جدید برای آشکار ساز خطی استفاده شده است که با کلک با

فرکانس $1/4$ نرخ داده ورودی عمل آشکارسازی فاز را انجام می دهد. در این ساختار به 4 فاز کلک با

اختلاف فاز های 90 درجه نیاز می باشد. در این ساختار سعی شده است که با استفاده از حداقل تعداد

طبقات و همچنین ساده ترین المانها عمل آشکار سازی انجام گیرد و همچنین با تولید دو سیگنال خطی آزمایشگاه پژوهه

و چهار سیگنال مرجع و تغییر ساختار مدار پمپ بار سعی شده است که مسئله محدودیت سرعت آشکار

ساز خطی فاز را تا حدی حل نمود. بمنظور داشتن رفتار نویز مناسب و کاهش جیتر تولیدی مدار،

دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه

اسیلاتور سلفی - خازنی برای طراحی بخش اسیلاتور انتخاب شده است.

زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان
 و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان
 صفحه

فهرست عناوین

 و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده
 هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده
 ۵

۱ مقدمه

 ۱.۱ طبقه بندي مدارهای بازيافت داده و کلاک ۵
 کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی
 ۶

 ۱.1.1 مدار بازيافت داده بر اساس حلقه قفل تاخیر ۶
 ۲.1.1 مدار بازيافت داده بر اساس حلقه قفل فاز ۶

 ۲.1 تقسيم بندي بخش آشكار ساز فاز ۷
 ۱.2.1 آشكار ساز فاز غير خطى ۷
 ۲.2.1 آشكار ساز خطى ۸

۲ آشكار سازهای فاز ۱۰
 پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق
 ۱.2 آشكار كننده لبه 12

 برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق
 ۲.2 آشكار كننده فاز 19

 ۳.2 آشكار كننده فاز هاگ 26
 ۴.2 آشكار كننده فاز الكساندر 31

زنجان و اشکده هندسی کروه برق 37
 ۵.2 آشكار كننده خطى نيم سرعته فاز 37

۳ آشكار ساز فاز خطى با فركانس کلاک $\frac{1}{4}$ نرخ بيت ورودي 45
 هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی
 45

 ۴.3 ساختار آشكار ساز خطى فاز با فركانس کلاک $\frac{1}{4}$ نرخ داده ورودي 46

کروه برق آزمایشگاه پروژه برق 54
 ۴.4 اسپيلاتورهای كتربل شونده با ولتاژ 54

 برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق
 ۵4.4 طقه بندي نوسان سازها 54
 ۵5.4 قانون اساسی نوسان کردن 55

 آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق
 ۵6.4 نوسان سازهای سلفی 56

 آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق
 ۵8.4 نوسان سازهای سلفی - خازنی 58
 ۶0.4 بررسی تأثير $R_p G_m R_p$ (با فرض R_p ثابت) در نوسان 60

 پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه
 ۶6.4 نوسان سازهای كتربل شونده با ولتاژ 66
 ۶7.4 مدل رياضي نوسان سازهای كتربل شونده با ولتاژ 67

 برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق
 ۶7.4.1 نويز فاز 67

 و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه
 69

 زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه
 زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه زنجان و اشکده هندسی کروه برق آزمایشگاه پروژه برق و انشاوه

زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان
فصل پنجم 84

و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان
حلقه قفل فاز 84

و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی
5 حلقه قفل فاز 85

کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق
85 مدل فرکانسی حلقة بازیافت داده و کلای 87

کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق
1.2.5 جیتر انتقال 88

2.2.5 جیتر تولید 89

3.2.5 جیتر تحمل 91

3.5 تابع انتقال حلقة 91

5.3.1 بررسی رفتار فرکانسی $H(s)$ با فرض $R_o \rightarrow \infty$ 94

2.3.5 بررسی رفتار فرکانسی $H(s)$ با فرض $C_3 = 0$ و وجود R_o 97

3.3.5 بررسی رفتار فرکانسی $H(s)$ با فرض $C_3 = 0$ و $R_o \rightarrow \infty$ 99

4.5 خطای حالت پایدار 99

6. شیوه سازی 102

6.1 شیوه سازی بخش آشکارساز 102

2. نتایج شیوه سازی مدار آشکار ساز خطی فاز پیشنهادی 103

6.3 نتایج شیوه سازی فیلتر حلقة 105

7 منابع و مراجع 109

کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده
برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق

آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق
آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه
پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق

برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق
دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه
زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه زنجان و اشکده مهندسی کروه برق آزمایشگاه پژوهه برق و دانشگاه

زنجان و اشکده همندی کروهه بری آرایاگاه بروزه بری و اشکاه زنجان و اشکده همندی کروهه بری آرایاگاه بروزه بری و اشکاه زنجان

فضاء اهل

جهنده برق آزمایی کارهای پروره زبان و اشکاه زبان و اسلامه مهندسی کروه برق آزمایی کارهای پروره برق و اشکاه زبان و اسلامه مهندسی

آزمایشگاه بروزه برق و اسکله زنجان و اسکله هندسی کروزه برق آزمایشگاه بروزه برق و اسکله زنجان و اسکله هندسی کروزه برق

فصل اول

معلمہ

زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله

1 مقدمه

در دنیای امروز با پیشرفت تکنولوژی و افزایش اطلاعات، انتقال اطلاعات در حجم بالا و با سرعت
در فناوری اینترنت و ایندیکاتورهای رسانه مخصوصی از این اهداف است. برای این مقصود، اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله

خیلی زیاد یکی از نیازهای اساسی بشمار می‌رود. در این راستا انتقال سریال اطلاعات بصورت باینری نقش بسیار مهمی را ایفا می‌کند. در این روش داده، بصورت باینری و سریال از یک محیط خیلی سریع

مثل فیر نوری ارسال می‌گردد. در بخش گیرنده دریافت صحیح اطلاعات یک نیاز اساسی است. برای کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله

این منظور باید فرکانس ارسال داده به طور دقیق معلوم باشد تا داده را به ترتیب مناسب دریافت کنیم. این امکان ارسال داده و کلک بطور همزمان کاری پرهزینه و غیردقیق است. بدین منظور باستی با راه حلی مناسب از خود داده ارسالی که به صورت تصادفی نیز می‌باشد، کلک هم فرکانس با داده بصورت دقیق

استخراج شود و بعد از استخراج این کلک، به نحو مناسب داده‌ها را از داده ارسالی که احتمالاً در مسیر
نیزی شده اند، بازیافت کنیم. بخش مسئول استخراج کلک و داده^۱ تصادفی ورودی، به مدار بازیافت

کلک و داده معروف است. کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله

کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله

کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله

کروه برق آزمایشگاه پژوهه برق و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله

و اسکله‌های زنجان و اسکله‌های مهندسی کروه برق آزمایشگاه پژوهه برق و اسکله

¹ Clock and Data Recovery Circuit

زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان
کلاک تولید شده توسط مدار بازسازی کلاک باید سه شرط مهم زیر را برآورده کند:

و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

1- فرکانس کلاک تولید شده باید برابر با سرعت نرخ داده ورودی باشد. مثلاً اگر نرخ داده برابر
مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی
کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه

برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق
کلاک تولید شده باید اختلاف فاز مشخصی نسبت به دیتای ورودی داشته باشد، به عنوان مثال اگر

کلاکها طوری تنظیم شوند که لبه های بالارونده کلاک درست در وسط دیتا نمونه برداری کند، آنگاه آزمایشگاه

نمونه برداری دارای بیشترین فاصله از دیتای بعدی و قبلی خود دارد، بنابراین بیشترین حاشیه را برابر
پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه

برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق
دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق

3- کلاک تولید شده باید جیتر خوبی کمی داشته باشد، چرا که جیتر کلاک تولیدی بیشترین نقش را در پژوهه برق دانشگاه

زنجان و اسکله مهندسی کجیتر دیتای خروجی دارد. زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله

مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق

1.1 طبقه بندی مدارهای بازیافت داده و کلاک مدارات بازیافت داده و کلاک بر اساس نحوه تولید کلاک در آنها به دو ساختار حلقه قفل فاز^۱ و حلقة

کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق
فقط آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق

آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق
آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق

آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق
در این ساختار بر اساس حلقه قفل تاخیر، از یک کلاک مرجع با فرکانس دقیق برابر با فرکانس داده

پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه

ارسالی و یا مضرب دقیقی از آن استفاده می گردد. در این ساختار با استفاده از حلقه های تاخیر فازهای
برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق

دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه^۱ Phase Locked Loop(PLL)

² Delay Locked Loop(DLL)

زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اسکله مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان

زنجان و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه

و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه

7 منابع و مراجع

مهدسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه

برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه برق آزمایشگاه پژوهش برق و ائمّه زنجان و ائمّه مهندسی کروه برق [1] Razavi, B., Design of Integrated Circuits for optical communication, 1st edition, McGraw-Hill, 2003

[2] Sangjin Byun, Jyung Chan Lee, Jae Hoon Shim, Kwangjoon Kim, and Hyun-Kyu Yu, 'A 10-Gb/s CMOS CDR and DEMUX IC With a Quarter-Rate Linear Phase Detector', IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 41, NO. 11, NOVEMBER 2006.

[3] Savoj, J., Razavi, B., "A 10Gb/s CMOS Clock and Data Recovery Circuit", IEEE Symposium on VLSI Circuit Design of Technical Papers, 2000.

[4] Savoj, J., Razavi, B., "A 10Gb/s Clock and Data Recovery Circuit with a Half-Rate Linear Phase Detector", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL.36, NO.5, MAY 2001.

[5] LEE, J.,Razavi, B., "A 40Gb/s Clock and Data Recovery Circuit with a Half-Rate Linear Phase Detector", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL.38, NO.12, MAY 2003.

[6] Song, S-J., Yoo, H-J., "A 4Gb/s Clock and Data Recovery Circuit Using 1/8 Rate Clock Technique", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 38, NO. 7, JULY 2003.

[7] Balsi, M., Centurelli, F., Scotti, G., Tommasino, P., Trifiletti, A., "An Accurate Behavioral Model of Phase Detectors for Clock Recovery Circuit", IEEE, 2003.

[8] Ou, J., Caggiano, M.F., "LOOP FILTER DESIGN CONSIDERATION FOR CLOCK AND DATA RECOVERY CIRCUITS", IEEE, 2003.

[9] Devito, L.M., "A versatile clock recovery architecture and monolithic implementation", in monolithic Phase-Locked Loops and Clock Recovery Circuits, Theory and Design, B.Razavi, Ed, New York, IEEE Press, 1996.

[10] Tang, Y., Geiger, R.L., "Phase Detector for PLL-Based high-speed data recovery", ELECTRONICS LETTERS, 7th November 2002, Vol. 38, No. 23.

[11] Herzl, F., Fischer, G., Gustat, H., and Weger, P., "An Integrated CMOS PLL for Low Jitter Applications", IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS II:ANALOG AND DIGITAL SIGNAL PROCESSING, VOL. 49, NO. 6, JUNE 2002.

زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان

- [12] Tang, Y., Geiger, R.L., "A 2.5GBIT/S CMOS PLL FOR DATA RECOVERY WITHOUT FREQUENCY DIVIDER", IEEE, 2001.

- [13] Idei, G., Kunieda, H., Unno, K., "AClock Recovery PLL Application to Data Stream with Missing Pulses", IEEE, 2000.

مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [14] Greshishchev, Y.M., Schvan, P., "SiGe Clock and Data Recovery IC with Linear Type PLL for 10-Gb/s SONET Application", IEEE JOURNAL OF SOLID-STATE CIRCUIT, VOL.35, NO. 9, SEPTEMBER 2000.

برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [15] Nakamura, K., Fukaishi, M., Abiko, H., "A 6Gbps CMOS Phase Selecting DEMUX Module Using Half-Frequency Clock", Symposium on VLSI Circuit Design of Technical Paper, IEEE, 1998.

- [16] Anand, S.B., Razavi, B., "A 2.5-Gb/s Clock Recovery Circuit for NRZ Data in 0.4 um Technology", IEEE CONFERENCE, 2000.

برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [17] M.Alioto, R.Mita, G. Palumbo, "Analysis and Comparison of Low-Voltage CML D-Latch", 9th International Conference on Electronics, Circuit and System, Vol. 2, 2002.

دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [18] B. Razavi, Y. Ota and, R.G. Swarz, "Design Techniques for Low-Voltage High-Speed Digital Bipolar Circuit", IEEE Journal of Solid-State Circuit, VOL. 29, March 1994.

زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [19] S. Gondi and B. Razavi "Equalization and Clock and Data Recovery Techniques for 10-Gb/s CMOS Serial-Link Receivers", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 42, NO. 9, SEPTEMBER 2007.

دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [20] Samani, P., Mirabbasi, SH., "A Fully Differential High-Speed Double-Edge Triggered Flip-flop (DETFF)", IEEE, CCECE 2004.

کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [21] Kratyuk, V., Vytyaz, L., Moon, U., Mayaram, K., "Analysis of Supply and Ground Noise Sensivity in Ring and LC Oscillators", IEEE, 2005.

برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [22] Andreani, P., Wang, X., Vandi, L., Fard., A., "A Study of Phase Noise in Colpitts and LC-Tank CMOS Oscillators", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 40, NO. 5, MAY 2005.

آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [23] Cha, C.Y., Lee, S., "A Complementary Colpitts Oscillator in CMOS Technology", IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL. 53, NO. 3, MARCH 2005.

پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [24] Razavi, B., "Challenges in the Design of High-Speed Clock and Data Recovery Circuits", IEEE Communications Magazine, August 2002.

برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

- [25] M. Maeng., F. Bien., Y. Hur., H. Kim., S. Chandramouli., E. Gebara., J. Laskar., "0.18- μ m CMOS Equalization Techniques for 10-Gb/s Fiber Optical Communication

دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی کروه برق آزمایشگاه پژوهه برق دانشگاه زنجان و اکنونه مهندسی

