



طراحی حلقه های قفل فاز CMOS

از سطح مدار تا سطح معماری



تألیف:

دکتر بهزاد رضوی

(استاد دانشگاه کالیفرنیا UCLA)

مترجمان:

مصطفی یارقلی

(دانشیار گروه برق دانشگاه زنجان)

محمد محمدی

(دانشجوی کارشناسی ارشد گروه برق دانشگاه زنجان)

سرشناسه : بهزاد رضوی .
عنوان و نام پدیدآور : طراحی حلقه های قفل فاز CMOS: از سطح مدار تا سطح معماری
نویسنده : بهزاد رضوی - مترجمان مصطفی یارقلی، محمد محمدی

مشخصات نشر : زنجان: دانشگاه زنجان، انتشارات، ۱۴۰۰.
مشخصات ظاهری : ۹۳۰ص: مصور ، نمودار
شابک : ۹۷۸-۶۲۲-۶۹۳۳-۲۶-۱
وضعیت فهرست نویسی : فیپا
یادداشت :
موضوع :
موضوع :
موضوع :
شناسه افزوده :
شناسه افزوده :
شناسه افزوده :
شناسه افزوده :
رده بندی کنگره :
رده بندی دیویی :
شماره کتابشناسی ملی :
وضعیت رکورد : فیپا

دانشگاه زنجان

طراحی حلقه های قفل فاز CMOS

از سطح مدار تا سطح معماری

مترجمان :
دکتر مصطفی یارقلی - محمد محمدی
ویراستار ادبی : دکتر محمد ابراهیم پور نمین

سال چاپ : ۱۴۰۰
نوبت چاپ: اول
قیمت : تومان
ناشر: انتشارات دانشگاه زنجان

صفحه آرایی ، طراحی جلد و چاپ : ماهان
شابک : ۹۷۸-۶۲۲-۶۹۳۳-۲۶-۱

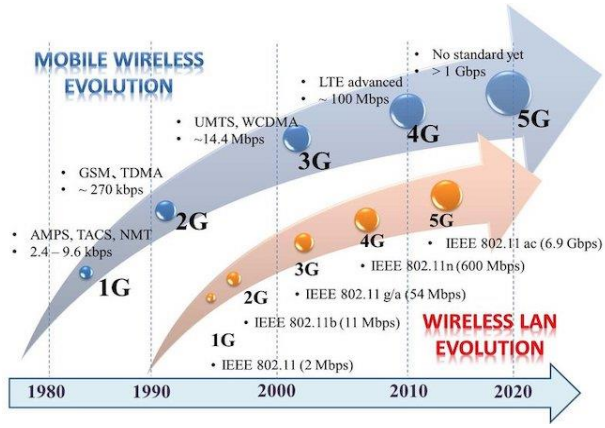
زنجان، کیلومتر ۵ جاده تبریز، دانشگاه زنجان، حوزه معاونت پژوهشی، واحد انتشارات.
تلفن: ۰۲۴-۳۳۰۵۲۶۴۱ فاکس: ۰۲۴-۳۲۲۸۳۰۷۷

حق چاپ برای ناشر محفوظ است.

پیشگفتار مترجمان

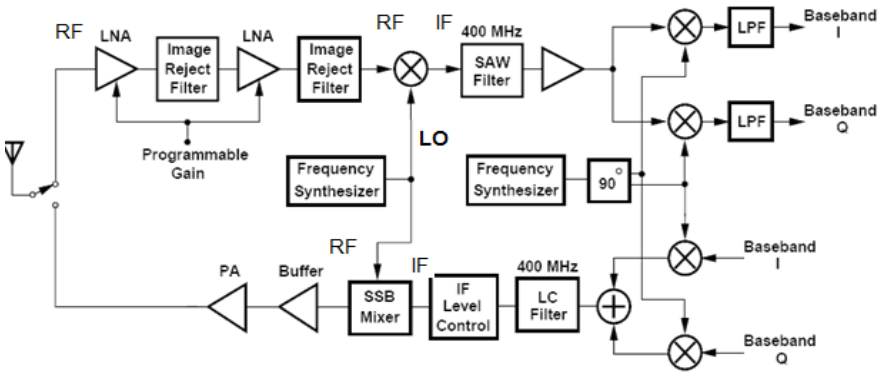
با توجه به پیشرفت روزافزون سیستم‌های مخابراتی فرکانس‌بالا (RF) و نیاز شدید به استفاده از این تجهیزات، بررسی سیستم‌ها و مدارهای آن‌ها از موضوعات جدید و داغ در حوزهٔ مخابرات و الکترونیک شده‌است. از پایه‌ای‌ترین سیستم‌های رادیویی (مثل رادیو FM) تا پیشرفته‌ترین آن‌ها مثل سیستم‌های ماهواره‌ای، تلویزیون دیجیتال و نسل پنجم موبایل (5G)، از فرستنده-گیرنده‌های RF استفاده کرده‌اند. روند پیشرفت سیستم‌های مخابرات بی‌سیم طی ۲ دههٔ اخیر قابل‌ملاحظه بوده‌است. نمونه‌های نسل اول تلفن همراه مثل AMPS عمدتاً به‌صورت آنالوگ پیاده‌سازی شده‌بودند؛ نسل دوم سیستم موبایل مثل GSM، PHS، PDC و NADC به‌صورت دیجیتالی پیاده‌سازی شدند. در نسل‌های بالای سیستم‌های بی‌سیم مثل UMTS، Wi-Fi، WiMax، LTE و MIMO که نسل سوم موبایل (3G) تا نسل پنجم (5G) را تشکیل می‌دهند همگی از ساختار فرستنده-گیرنده‌های پایه‌ای دیجیتال، به همراه مدولاسیون‌ها و تکنیک‌های چندکاربرهٔ پیشرفته مثل ASK چندسطحی، CDMA و OFDM استفاده شده‌است.

شکل ۱ روند تحولی سیستم موبایل را نشان می‌دهد که در نسل‌های بالاتر نرخ ارسال و دریافت داده به‌صورت نمایی افزایش می‌یابد. توانایی انتقال نرخ بالای داده، باعث می‌شود که بتوان امکان ارسال ویدیوی زنده و امکان دریافت سیگنال‌های تلویزیون دیجیتال و سیگنال‌های ماهواره‌ای را در سیستم تلفن همراه داشته باشیم.



شکل ۱) روند تحولی سیستم موبایل و LAN

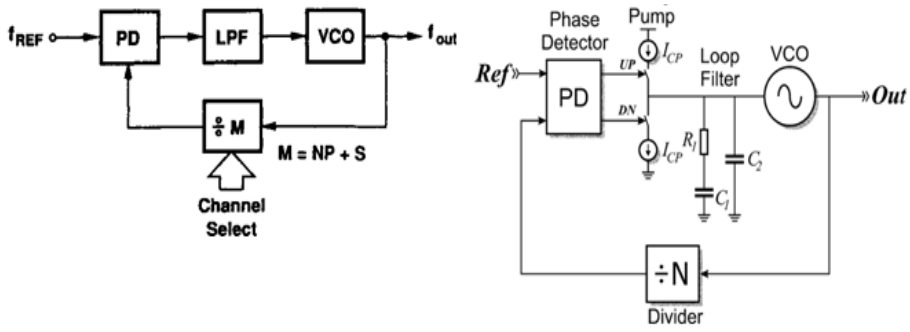
در شکل ۲ نمونه‌ای از یک سیستم فرستنده-گیرنده RF که در سیستم GSM شرکت فلیپس استفاده شده‌است، نشان داده شده‌است. در سیستم فرستنده بعد از انجام پردازش‌های لازم بر روی سیگنال صحبت، مدولاسیون I-Q بر روی آن انجام شده و سیگنال IF بعد از فیلترینگ به پورت ورودی میکسر وارد می‌شود. سیگنال IF قبل از ارسال باید توسط سیگنال اسیلاتور محلی (LO) و به کمک میکسر به فرکانس RF منتقل شود و بعد از تقویت توان توسط PA و عبور از داپلکسر، توسط آنتن ارسال می‌شود.



شکل ۲) یک نمونه از فرستنده-گیرنده GSM فلیپس

در گیرنده نیز سیگنال رسیده به آنتن بعد از داپلکسر و عبور از تقویت‌کنندهٔ کم‌نویز (LNA) و فیلترهای خاص (به‌منظور حذف سیگنال تصویر)، به میکسر وارد می‌شود تا توسط سیگنال LO به فرکانس میانی IF منتقل شود. بعد از رسیدن سیگنال به حوزهٔIF، دمدولاسیون و سپس کارهای پردازشی مثل دکدینگ کانال و منبع و... انجام می‌شود. همان‌گونه که در این شماتیک نوعی نشان داده شده‌است، تولید سیگنال LO در فرستنده و گیرنده به‌منظور انتقال سیگنال IF به RF در فرستنده و انتقال سیگنال RF به IF در گیرنده جزء لاینفک یک فرستنده-گیرنده رادیویی است.

برای تولید سیگنال LO نیاز به یک سنتزکننده فرکانسی (سنتی‌سایزر) است که توسط این سنتی‌سایزر می‌توان ضرایبی از یک سیگنال مرجع را که توسط یک اسیلاتور ایجاد شده‌است، تولید کرد. سنتی‌سایزرها عمدتاً توسط حلقه قفل فاز (PLL) طراحی می‌شوند. علاوه بر PLL می‌توان از حلقه قفل فرکانسی (FLL)، حلقه قفل تأخیر (DLL) و سنتز دیجیتالی (DLL) در سنتی‌سایزر استفاده کرد.



شکل ۳) یک نمونه PLL عمومی

در شکل ۳ نمونه‌ای از سنتی‌سایزر که شامل آشکارساز فاز (PD)، آشکارساز فاز-فرکانس (PFD)، پمپ بار (CP) فیلتر حلقه (LF)، اسیلاتور کنترل‌شده با ولتاژ (VCO) و مقسم

(N) یا ضریب انتخاب کانال در سیستم‌های چندکاربره است، نشان داده شده‌است. همان‌گونه که بیان شد برای پوشش باندهای مختلف فرکانسی در فرستنده-گیرنده نیاز به PLL یا سنتی‌سایزر است که کتاب حاضر به‌طور مبسوط به این بحث پرداخته‌است.

از سری کتاب‌های پروفسور رضوی در حوزهٔ میکروالکترونیک، کتاب‌های *اصول طراحی سیستم‌های مبدل داده*، *طراحی مدارهای مجتمع CMOS آنالوگ*، *مبانی میکروالکترونیک* و... همگی برای دانشجویان میکروالکترونیک ضروری هستند و خوشبختانه همهٔ آن‌ها نیز به فارسی ترجمه شده‌اند. کتاب حاضر، اثرپروفسور رضوی که در سال ۲۰۲۰ منتشر شده است از جمله کتاب‌های مهم ایشان است که به‌منظور بهره‌مندی دانشجویان تحصیلات تکمیلی حوزه الکترونیک به ترجمهٔ آن مبادرت شد.

در این ترجمه سعی شده است در عین التزام به اصل امانت‌داری، تا حد امکان از معادل‌های مناسب برای کلمات و عبارات استفاده شود. بی‌شک این ترجمه خالی از نقص‌ها و کاستی‌ها نیست، اما مترجمان در نهایت امتنان و منت‌داری، پذیرای نقدها و اصلاحات پیشنهادی صاحب‌نظران و متخصصان این حوزه به‌منظور بهبود و ارتقای ترجمهٔ این اثر ارزشمند و مرجع هستند.

مصطفی یارقلی

دانشیار گروه برق دانشگاه زنجان

yargholi@znu.ac.ir

محمد محمدی

دانشجوی کارشناسی ارشد گروه برق

mhmd1375m@gmail.com

پیشگفتار نویسنده

یک جستجوی سریع در گوگل، ده‌ها کتاب را در زمینهٔ حلقه‌های قفل فاز پیش روی ما قرار می‌دهد. پس چه نیازی به کتابی دیگر است؟ این کتاب بیانگر احتیاج به منبعی است که به‌صورت اصولی حلقه‌های قفل فاز CMOS جدید را برای کاربردهای وسیع بیاموزد. هدف این است که به خواننده بیاموزیم تا چگونه به حلقه‌های قفل فاز از سطح ترانزیستوری به توسعهٔ ساختاری برسیم.

بر اساس ۲۵ سال تدریس در این زمینه و تازه‌ترین روش‌ها در صنعت، این کتاب به نوسان‌سازها، نویز فاز، حلقه‌های قفل فاز آنالوگ، حلقه‌های قفل فاز دیجیتال، ترکیب‌کننده‌های فرکانسی، حلقه‌های قفل تأخیر، مدارهای بازیابی داده و ساعت، و تقسیم‌کننده‌های فرکانسی می‌پردازد. هدف این است که طیف وسیعی از خواننده‌ها با حفظ انسجام بتوانند مطالب کتاب را دنبال کنند.

همانند تألیفات گذشته، از ابزارهای آموزشی انبوهی استفاده کردم تا به یادگیری خواننده به‌طور مؤثر کمک کند و خواننده لذت یادگیری را تجربه نماید. یک اصل که در نوشتن به کار می‌برم این است که از ساده‌ترین مباحث شروع می‌کنم، یاد می‌دهم که چگونه آن بلوک کار می‌کند و چه نواقصی دارد، و بعد مؤلفه‌هایی را اضافه می‌کنم تا عملکرد آنرا بهبود دهد. این راه‌حل به خواننده کمک می‌کند تا متوجه شود که چگونه یک معماری پایه به یک سیستم پیچیده اعمال می‌شود. بعد از بین مفاهیم تئوری برای هر مبحث، فرایند طراحی گام‌به‌گام را نشان داده و به طراحی مدار می‌پردازم.

البته همه‌ی فرایندهای طراحی موفقیت‌آمیز نیستند. خواننده به‌طور واضح می‌بیند که چگونه تصمیمات معین به بن‌بست رسیده و چگونه این تصمیمات را بازیابی می‌کنیم تا به یک راه‌حل جدید و عملی‌تر برسیم. این جستجو ازلحاظ ذهنی نه‌تنها فرایند یادگیری را

هیجان‌انگیزتر می‌سازد بلکه به خواننده کمک می‌کند تا ببیند که چرا هر مؤلفه لازم است، چه شاخص‌هایی بر انتخاب آن حکم‌فرماست، و چه کاری را نباید انجام داد.

یک جنبهٔ منحصربه‌فرد این کتاب استفادهٔ گستردهٔ آن از شبیه‌سازی‌ها برای تدریس طراحی و بررسی مصالحه بین تئوری و عمل است. برای هر طراحی، از مفاهیم تئوری استفاده می‌کنم تا پارامترهای مشخص را انتخاب کرده و عملکرد را پیش‌بینی کنم، و بعد از آن مدار را شبیه‌سازی می‌کنم. اگر شبیه‌سازی مطابق با پیش‌بینی‌ها نباشد، به جزئیات پرداخته و دلیل را مشخص می‌کنم. یک جنبهٔ منحصربه‌فرد دیگر این کتاب این است که به مفاهیم با ارائهٔ دانش گسترده‌ای از این زمینه‌ها از یک زمینه (مثلاً فناوری بی‌سیم) به دیگری (مخابرات با استفاده از سیم) تحت یک عنوان به‌طور عمیق پرداخته است.

وب‌سایتی برای کتاب وجود دارد که منابع اضافی را به خواننده‌ها و مدرسان می‌دهد که شامل تصاویر، PowerPoint و یک حل‌المسائل است.

بهزاد رضوی

سپتامبر ۲۰۱۹

دربارهٔ نویسنده



پروفسور بهزاد رضوی مدرک کارشناسی خود را در سال ۱۹۸۵ از دانشگاه صنعتی شریف و مدارک کارشناسی ارشد و دکتری خود را به ترتیب در سال‌های ۱۹۸۸ و ۱۹۹۲ از دانشگاه استنفورد آمریکا اخذ نمود. ایشان تا سال ۱۹۹۶، در آزمایشگاه‌های AT&T Bell و Hewlett-Packard فعالیت نموده و از سال ۱۹۹۶، دانشیار و پس از آن استادتمام مهندسی برق دانشگاه کالیفرنیا در لس‌آنجلس (UCLA) است. زمینهٔ تحقیقاتی کنونی وی فرستنده-گیرنده‌های بی‌سیم، مولدهای فرکانسی، حلقه‌های قفل فاز و بازیابی کلاک برای مخابرات دادهٔ سرعت‌بالا و مبدل‌های داده است.

پروفسور رضوی در سال‌های ۱۹۹۲ تا ۱۹۹۴ استاد مدعو در دانشگاه پرینستون و در سال ۱۹۹۵ استاد مدعو در دانشگاه استنفورد بود. دکتر رضوی عضو پیوستهٔIEEE بوده و به‌عنوان مدرس ممتاز IEEE و همچنین مؤلف کتاب‌های *اصول طراحی سیستم‌های مبدل داده* (انتشارات IEEE، ۱۹۹۵)، *میکروالکترونیک RF* (انتشارات Prentice-Hall، ۱۹۹۸، ۲۰۱۲) (که به زبان‌های چینی، کره‌ای، ژاپنی، و فارسی ترجمه شده است)، *طراحی مدارهای مجتمع CMOS آنالوگ* (انتشارات McGraw-Hill، ۲۰۰۱، ۲۰۱۶) (که به زبان‌های چینی، ژاپنی، کره‌ای و فارسی ترجمه شده است)، *طراحی مدارهای مجتمع برای مخابرات نوری* (انشارات McGraw-Hill، 2003، Wiley، 2012) ، *طراحی حلقه‌های قفل فاز CMOS از سطح مدار تا سطح معماری* (انتشارات دانشگاه کمبریج، 2020) (که اینک به فارسی ترجمه شده است)، و *مبانی میکروالکترونیک* (انتشارات Wiley، 2006، 2014) (که به کره‌ای، پرتغالی، ترکی و فارسی ترجمه شده است)، و ویراستار *Monolithic Phase-LockedLoops and clock recovery circuits* (انتشارات IEEE، 1996)، و *Phase Locking in high performancesystems* (انتشارات IEEE، 2003) است.

دکتر رضوی از سال ۱۹۹۳ تا ۲۰۰۲ عضوکمیته‌های تخصصی کنفرانس بین‌المللی مدارهای حالت جامد (ISSCC) و از سال ۱۹۹۸ تا ۲۰۰۲ عضو همایش تخصصی مدارهای VLSI (VLSI Circuit symposium) بوده‌اند. وی همچنین به‌عنوان ویراستار ارشد مجلهٔ بین‌المللی مدارهای حالت جامد IEEE (JSSC)، مجله مدارها و سیستم‌های IEEE (TCAS) و مجلهٔ بین‌المللی الکترونیک سرعت بالا (InternationalJournal of high speed electronics)فعالیت نمودند.

دکتر رضوی برندهٔ جوایز و صاحب افتخارات زیادی هستند که تعدادی از آن‌ها عبارت‌اند از جایزهٔBeatrice برای بهترین ویراستاری در کنفرانس ISSCC در سال ۱۹۹۴، بهترین میزگرد ISSCC در سال‌های ۱۹۹۵ و ۱۹۹۷، جایزهٔ تدریس خلاق TRW در سال ۱۹۹۷،

بهترین مقاله در کنفرانس مدارهای مجتمع (CICC) در سال ۱۹۹۸ و بهترین ویرایش اول کتاب McGraw-Hill در سال ۲۰۰۱، برندهٔ مشترک دو جایزه مقالهٔ دانشجویی برجسته Jack Kilby و جایزهٔBeatrice برای بهترین ویراستاری در کنفرانس ISSCC در سال ۲۰۰۱.

ایشان برندهٔ جایزهٔ Lookheed Martin برای بهترین تدریس در سال ۲۰۰۶، و جایزهٔ بهترین تدریس UCLA در سال ۲۰۰۷ و جایزهٔ CICC برای بهترین مقالهٔ مدعو در سال‌های ۲۰۰۸ و ۲۰۱۲ و دریافت‌کنندهٔ مشترک جایزهٔ بهترین مقالهٔ دانشجویی همایش مدارهای VLSI در سال ۲۰۱۲ بوده‌اند. وی همچنین به‌عنوان یکی از ۱۰ نویسندهٔ برتردر تاریخ پنجاه‌سالهٔ ISSCC شناخته شده است. دکتر رضوی جایزهٔ IEEE Donald Pederson در مدارهای حالت جامد را در سال ۲۰۱۲ به دلیل فعالیت پیشتازانهٔ خود در زمینهٔ مدارهای مخابراتی CMOS پرسرعت به خود اختصاص داد.

فهرست مطالب

فصل ۱: مبانی نوسان ساز **۱**

۱-۱ مفاهیم پایه ای **۱**

۱-۲ سیستم پس خورد نوسانی **۳**

۱-۳ فهم عمیق تر **۷**

۱-۴ نوسان ساز های‌حلقوی پایه **۱۵**

۱-۴-۱ حلقه ها با ساختار وارون گر ۱۹

۱-۵ نوسان سازهای LC (سلفی- خازنی) پایه **۲۱**

۱-۵-۱ ایدهٔ مدار سلفی خازنی ۲۱

۱-۵-۲ نوسان سازهای سلفی و خازنی به عنوان سیستم پس خوردی ۲۹

۱-۵-۳ نوسان سازهای سلفی خازنی به عنوان سیستم هایی با یک پایانه ۳۸

۱-۶ نوسان ساز کنترل شده با ولتاژ **۴۵**

۱-۷ ضمیمهٔ ۱ ..... **۵۰**

فصل ۲: مقدمه ای بر لرزش و نویز فاز **۵۷**

۲-۱ مروری خلاصه بر نویز **۵۷**

۲-۱-۱ نویز در حوزه زمان و فرکانس ۵۸

۲-۱-۲ نویز افزاره ۶۰

۲-۱-۳ انتشار نویز ۶۳

۲-۱-۴ توان متوسط نویز ۶۵

۲-۱-۵ تقریب طیف نویز ۶۶

۲-۱-۶ انباشتگی نویز با زمان ۶۷

۲-۲ مبانی نویزفاز و لرزش زمانی **۶۸**
۲-۲-۱ لرزش ۷۰
۲-۲-۲ نویز فاز ۷۴
۲-۲-۳ محدودیت تقریب مدولاسیون فرکانسی باندباریک ۸۲
۲-۲-۴ رابطه بین لرزش و نویز فاز ۸۵
۲-۲-۵ انواع لرزش ۸۸
۲-۳ مصالحه بین نویز فاز و توان **۹۲**
۲-۴ مکانیسم های نویز فاز پایه **۹۴**
۲-۴-۱ نویزفاز برحسب نویز فرکانس ۹۴
۲-۴-۲ نوسان سازهای حلقوی ۹۶
۲-۴-۳ نوسان سازهای سلفی – خازنی ۹۹
۲-۵ اثر لرزش بر عملکرد **۱۰۰**
۲-۶ اثر نویز فاز بر عملکرد **۱۰۳**
فصل ۳: طراحی نوسان‌سازهای حلقوی بر پایهٔ وارون‌گرها **۱۱۱**
۳-۱ نویزفاز در نوسان‌سازهای حلقوی **۱۱۱**
۳-۱-۱ معادله کلی..... ۱۱۲
۳-۲ ایده طراحی اولیه ۱۲۱
۳-۳ به دست آوردن فرکانس مورد نظر **۱۲۵**
۳-۳-۱ خازن های بزرگ تر در گره ۱۲۶
۳-۳-۲ تعداد طبقات بیشتر ۱۲۷
۳-۳-۳ طول بزرگتر برای ترانزیستورها ۱۲۸

۳-۳-۴ تقسیم فرکانسی ۱۳۰
۳-۴ بررسی نویز فاز ۱۳۰
۳-۴-۱ شبیه سازی نویز ترانزیستورها ۱۳۳
۳-۴-۲ نویز فاز نوسان ساز مرجع ۱۳۵
۳-۴-۳ نویز فاز اولین نوسان ساز 2GHz ۱۳۹
۳-۴-۴ نویز فاز دومین نوسان ساز 2GHz ۱۳۹
۳-۴-۵ نویز فاز سومین نوسان ساز 2GHz ۱۴۰
۳-۴-۶ نویز فاز چهارمین نوسان ساز 2GHz ۱۴۲
۳-۵ تنظیم فرکانسی ۱۴۴
۳-۵-۱ بررسی‌های تنظیم فرکانسی ۱۴۴
۳-۵-۲ تنظیم پیوسته و گسسته ۱۴۶
۳-۵-۳ تنظیم با مقاومت متغیر ۱۴۸
۳-۵-۴ تنظیم با خازن متغییر ۱۵۷
۳-۶ تنظیم فرکانسی گسسته ۱۶۱
۳-۷ مشکل منبع‌نویز ۱۶۵
۳-۷-۱ تنظیم ولتاژ ۱۶۶
۳-۷-۲ تنظیم جریان ۱۶۸
فصل ۴: طراحی نوسان‌سازهای حلقوی چند فازه و تفاضلی ۱۷۷
۴-۱ بررسی کلی ۱۷۷
۴-۲ بررسی نویز فاز ۱۸۱
۴-۳ طراحی حلقوی تفاضلی پایه ۱۸۶

۴-۳-۱ طراحی اولیه ۱۸۶
۴-۳-۲ بهبود طراحی ۱۹۲
۴-۴ به دست آوردن فرکانس مورد نظر ۱۹۴
۴-۴-۱ روش ۱: خازن های گره بزرگ تر ۱۹۵
۴-۴-۲ روش ۲: ترانزیستورهای بزرگ تر ۱۹۵
۴-۴-۳ روش ۳: تعداد طبقات بیشتر ۱۹۷
۴-۵ نوسان سازهای حلقوی دو طبقه ۱۹۹
۴-۵-۱ روش ۱: ایده پایه ای ۱۹۹
۴-۵-۲ روش ۲: مثال طراحی ۲۰۵
۴-۶ درجه بندی خطی ۲۰۷
۴-۷ روش های تنظیم ۲۰۷
۴-۷-۱ تنظیم مقاومتی ۲۰۸
۴-۷-۲ تنظیم ورکتور ۲۱۱
۴-۷-۳ تنظیم تعداد طبقات ۲۱۲
۴-۸ مقایسهٔ نوسان سازهای بر پایهٔ وارون‌ساز و تفاضلی ۲۱۵
۴-۹ نوسان‌سازهای بر پایهٔ وارون ساز با خروجی متمم متعامد ۲۱۵
۴-۹-۱ نوسان سازهای مزدوج ۲۱۵
۴-۹-۲ بررسی نویزفاز ۲۱۹
۴-۹-۳ شکل دهی تعامد مستقیم ۲۲۱
۴-۹-۴ شکل دهی تعامد با همراستا سازی ۲۲۳
۴-۱۰ نوسان سازهای حلقوی با بارهای سلفی-خازنی ۲۲۷

فصل ۵: طراحی نوسان‌ساز سلفی – خازنی **۲۳۵**
۵-۱ مدل سازی سلف **۲۳۶**
۵-۲ تحلیل نویز فاز **۲۴۵**
۵-۲-۱ یک حالت ساده ۲۴۶
۵-۲-۲ نویز چرخشی ۲۵۰
۵-۲-۳ نویز تزریق شده توسط جغت تزویج صلیبی ۲۵۵
۵-۲-۴ محاسبه نویز فاز ۲۶۲
۵-۳ نویز دم **۲۶۵**
۵-۳-۱ نویز حرارتی دم ۲۶۶
۵-۳-۲ نویز فلیکر دم ۲۷۲
۵-۴ اثر خازن دم **۲۷۵**
۵-۵ طراحی گام به گام **۲۷۷**
۵-۵-۱ بررسی های اولیه ۲۷۷
۵-۵-۲ مثال طراحی ۲۷۹
۵-۵-۳ تنظیم فرکانسی ۲۸۷
۵-۵-۴ خلاصهٔ فرایند طراحی نوسان ساز ۳۰۰
فصل ۶: مفاهیم پیشرفته نوسان ساز **۳۰۹**
۶-۱ تحلیل نویز فاز توسط پاسخ ضربه ۳۰۹
۶-۱-۱ پاسخ ضربه فاز ۳۱۰
۶-۱-۲ اثر نویز فلیکر ۳۱۹
۶-۱-۳ نویز ثابت دوره‌ای ۳۲۱

۶-۲ نویز فاز جریان محدود برحسب نویز فاز ولتاژ محدود ۳۲۲
۶-۳ نوسان سازها با جفت های تزویج صلیبی مکمل ۳۲۲
۶-۳-۱ مشکلات طراحی ۳۲۵
۶-۳-۲ مثال طراحی ۳۲۸
۶-۴ نوسان سازهای کلاس C ۳۳۳
۶-۴-۱ مثال طراحی ۳۳۵
۶-۵ کاهش نویز فاز با تقسیم فرکانسی ۳۳۶
۶-۶ روش‌های شکل دهی متعامد ۳۳۹
۶-۶-۱ تقسیم فرکانسی ۳۳۹
۶-۶-۲ نوسان سازهای سلفی – خازنی متعامد ۳۴۱
فصل ۷: ساختارهای پایه حلقه قفل فاز ۳۶۳
۷-۱ آشکار سازهای فاز ۳۶۳
۷-۲ کنترل فاز توسط پس خورد ۳۶۷
۷-۳ تحلیل حلقه قفل فاز ساده ۳۷۱
۷-۳-۱ رفتار ایستا ۳۷۱
۷-۳-۲ ضرب فرکانسی ۳۷۴
۷-۳-۳ رفتار پویا ۳۷۶
۷-۳-۴ تابع تبدیل حلقه قفل فاز ۳۸۲
۷-۳-۵ بازخوردهایی از یک حلقه قفل فاز ساده ۳۸۹
۷-۴ آشکارساز فاز/ فرکانس ۳۹۱
۷-۵ حلقه های قفل فاز دارای پمپ بار ۳۹۷

۷-۵-۱ پمپ های بار ۳۹۸
۷-۵-۲ اتصال سری خازن ، پمپ بار ، آشکار ساز فاز / فرکانس ۳۹۹
۷-۵-۳ پمپ بار پایه حلقه قفل فاز ۳۹۹
۷-۵-۴ تابع تبدیل خازن، پمپ بار ، آشکارساز فاز / فرکانس ۴۰۰
۷-۵-۵ محاسبه حاشیه فاز ۴۱۲
۷-۶ حلقه های مرتبه بالاتر ۴۱۶
۷-۷ توپولوژی های پایه پمپ بار ۴۲۲
۷-۸ زمان نشست ۴۲۵

۱

مبانی نوسان‌ساز

در درون هر حلقه قفل فاز، یک نوسان‌ساز وجود دارد که نقش بسیار مهمی را در کارکرد حلقهٔ قفل فاز دارد. به همین دلیل، ما پنج فصل این کتاب را به طراحی نوسان‌سازها اختصاص می‌دهیم. هدف این فصل آن است که یک تصویرکلی از نوسان، قبل از وارد شدن به مباحث طراحی با عملکرد بالا، در فصل‌های ۳ تا ۶ ایجاد کنیم. ابتدا کار خود را با مفاهیم پایه‌ای آغاز می‌کنیم و سپس متوجه می‌شویم که چگونه یک سیستم با پس‌خورد منفی می‌تواند نوسان کند. پس از آن بررسی‌های خود را به نوسان‌سازهای حلقوی و سلفی-خازنی توسعه می‌دهیم.

۱-۱ مفاهیم پایه‌ای

اگر ما یک آونگ را از زاویه‌ای رها کنیم، برای مدتی نوسان می‌کند و بعد به‌تدریج متوقف می‌شود. نوسان به دلیل این‌که انرژی پتانسیل اولیه در هنگامی که آونگ به حالت عمودی خود می‌رسد، به انرژی جنبشی تبدیل می‌شود، اتفاق می‌افتد (شکل ۱-۱) که اجازه می‌دهد مسیر خودش را تا زاویهٔ دیگری ادامه دهد (موقعیت ۳) و انرژی آن قسمت نیز از جنس پتانسیل است.